

518,510
Rec'd PCT TO 21 DEC 2004

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2003年12月31日 (31.12.2003)

PCT

(10) 国際公開番号
WO 2004/001464 A1

(51) 国際特許分類7:

G02B 6/122

(72) 発明者; および

(21) 国際出願番号:

PCT/JP2003/007856

(75) 発明者/出願人 (米国についてのみ): 下田 純 (SHI-MODA,Tsuyoshi) [JP/JP]; 〒108-0014 東京都 港区 芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP).

(22) 国際出願日:

2003年6月20日 (20.06.2003)

(74) 代理人: 山下 穂平 (YAMASHITA,Johei); 〒105-0001 東京都 港区 虎ノ門五丁目 13 番 1 号 虎ノ門 40MT ビル 山下国際特許事務所 Tokyo (JP).

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(81) 指定国 (国内): CN, US.

(30) 優先権データ:

特願2002-180913 2002年6月21日 (21.06.2002) JP

添付公開書類:

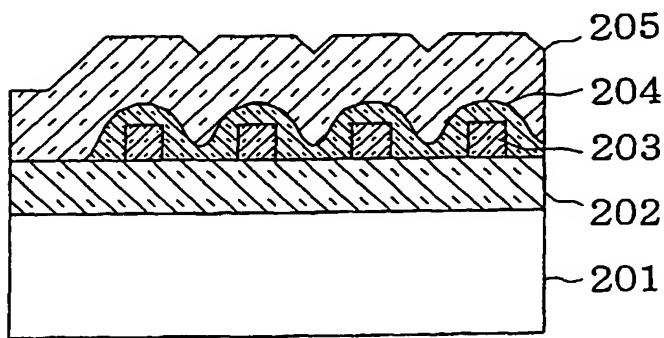
— 国際調査報告書

(71) 出願人 (米国を除く全ての指定国について): 日本電気株式会社 (NEC CORPORATION) [JP/JP]; 〒108-0014 東京都 港区 芝五丁目 7 番 1 号 Tokyo (JP).

2 文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイドスノート」を参照。

(54) Title: OPTICAL WAVEGUIDE CIRCUIT AND METHOD FOR FABRICATING THE SAME

(54) 発明の名称: 光導波路回路およびその製造方法



first cores widens.

(57) Abstract: An optical waveguide circuit comprising a plurality of first cores (203) arranged at intervals widening as they are away from the branch point or the joining point of optical signal, a clad (205) filling at least these first cores, and second cores (204) provided between the first cores and the clad and formed in the gap between the first cores in the vicinity of the branch point or the joining point while covering the first cores at least partially. Refractive index of the second core is larger than that of the clad, the boundary between the second core and the clad is smooth and the film thickness of the second core formed in the gap between the first cores is decreased as the interval of the plurality of

(57) 要約: 光信号の分岐点または合流点から離れるにしたがって間隔が広がる複数の第1コア203と、少なくともこれらの第1コアを埋め込むクラッド205と、第1コアとクラッドとの間に設けられ第1コアの少なくとも一部を覆うとともに、分岐点または合流点近傍の第1コアの間の間隙に形成された第2コア204とを備える。第2コアの屈折率はクラッドの屈折率より大きく、第2コアとクラッドとの境界は滑らかであり、第1コア間の間隙に形成された第2コアの膜厚は、複数の第1コアの間隔が広がるにしたがい薄くなるように形成する。

WO 2004/001464 A1

明細書

光導波路回路およびその製造方法

5

技術分野

本発明は、光通信などに用いられる光導波路回路およびその製造方法に関し、特に分岐部を持つ光導波路回路およびその製造方法に関する。

10 背景技術

光導波路回路、特に平面上に光導波路を形成した平面光波光回路(Planar Lightwave Circuit: PLC)は、近年の光通信ネットワークシステムを支えるキーデバイスとして盛んに用いられている。中でも石英系光導波路を用いた光合分波、分岐等の受動素子デバイスは、基幹系大容量光通信からアクセス系ネットワークに至るまで、システムを低コストかつ高機能で実用化する上で必要不可欠となってきており、既に实用量産化されるに至っている。

PLCの一例として、第27図、第28図にアレイ導波路格子型光合分波器(Arrayed Waveguide Grating: AWG)を示す。第27図はAWG素子の上面図であり、第28図は第27図におけるVIIIb-VIIIb線方向の断面図である。このデバイスは、基板801上の下クラッド802と上クラッド804とからなるクラッド層内に、波長多重された光信号を伝搬させる導波路811と、この導波路811に接続された第1スラブ導波路812と、複数の波長の光信号を波長毎に伝搬させる導波路815と、この導波路815に接続された第2スラブ導波路814と、第1スラブ導波路812と第2スラブ導波路815とを接続するアレイ

導波路 813 が形成されたもので、波長多重された光信号を波長毎に分波したり、逆に複数の波長の光信号を一本のファイバに合波する機能を有するものである。第 28 図に示すように、この構成ではアレイ導波路 813 におけるコア 803 の上部および隣接するコア間の間隙は上クラップド 804 によって埋め込まれている。
5

以下、本デバイスの動作原理について分波の場合を例に簡単に説明する。

波長多重され導波路 811 に入射された光信号は、第 1 スラブ導波路 812 で回折によって広げられ、複数のコア 803 を有するアレイ導波路 813 に入射される。アレイ導波路 813 には隣接する導波路間に光路長差を設けてあるため、アレイ導波路中を伝搬する等位相面の傾きは波長毎に異なる。アレイ導波路 813 から第 2 スラブ導波路 814 内に出射された光信号は、この傾きに応じて各出力チャンネル毎に集光され波長分波され、導波路 815 から出力される。
10

PLC の他の例として、第 29 図、第 30 図に結合器を示す。第 29 図は結合器の上面図であり、第 30 図は第 29 図における IXb-IXb 線方向の断面図である。結合器は、2 つの導波路（コア 903）を長さ L の近接導波路領域 912 において互いに近接させた構造を有し、分岐や合流、波長フィルタ、あるいは熱光学効果等と組み合わせた光スイッチ等光通信用デバイスとして広く用いられている。例えば分岐の場合を例にとると、第 29 図において入力導波路 911 から入射した光信号は、結合長 L を有する近接導波路領域 912 において隣の導波路と干渉しない、出力導波路 913A、913B に 2 分割されて出力される。分岐比は L の大きさによって可変とすることができます。
15

この構成においても第 30 図に示すように、基板 901 上の下クラップド 902 上に形成された 2 つのコア 903 の上部および隣接するコア間

の間隙は、近接導波路領域 912において、上クラッド 904によって埋め込まれている。

現在、上述したような AWG や結合器等の光導波路回路に求められているのは、挿入損失が小さいことと、より小型であることである。例えば、PLC デバイスの挿入損失は、システム設計上、可能な限り小さいことが求められると同時に、素子の低コスト化や機能集積化のためには可能な限り素子が小型であることが求められる。

特に伝搬損失の低減はすべての PLC デバイスの挿入損失の低減に共通の課題である。PLCにおいて伝搬損失の大きな要因の一つに、コアとクラッドの境界面の凹凸形状、すなわち荒れによる散乱損失がある。

第 31 図、第 32 図、第 33 図にコア 1003 と上クラッド 1004 の境界面の荒れを模式的に示す。第 31 図は PLC デバイスのコア側面荒れを示す上面図であり、第 32 図は第 31 図における Xb-Xb 線方向の断面図であり、第 33 図は第 31 図における Xc-Xc 線方向の断面図である。基板 1001 上の下クラッド 1002 上に設けられた、これらコア 1003 の荒れは、コア層成膜時の膜表面荒れやコアパターニング時のフォトリソグラフィおよびエッチングによるパターン荒れが原因である。

PLC デバイスを小型化する上で、コアとクラッドの比屈折率差 Δ を大きくし、導波路の最小曲率半径を小さくすることが有効であるが、特に Δ を大きくするにしたがって、散乱損失は大きくなる傾向がある。したがって、デバイスの小型化のために高 Δ 化するならば、散乱損失を抑えるためにコア表面の平滑化が必要である。

また、分岐点での放射損失は特に AWG で問題となっている。AWG における分岐点、すなわちスラブとアレイの結合部における放射損失は、AWG 全体の挿入損失の約半分を占めている。分岐部における放射損失

を低減するためには、分岐点で分岐されるコアの間隔をできるだけ小さくするとよい。しかし、フォトリソグラフィやエッチング工程での精度の限界から、通常は最低 $1 \mu m$ 程度の間隔を設けなければならない。第 28 図中に示したように、通常コア 803 間にはクラッド材が埋め込まれており、コア 803 とクラッド 804 の境界がはっきりしている。このためスラブ導波路 812 中を伝搬してこの間隙に入射された信号光の大部分はクラッドへ放射されてしまい、損失の原因となる。アレイ導波路 813 からスラブ導波路 814 に入射される場合も同じである。

このような AWG における放射損失の問題に対し、公開特許公報（特開 2000-147283 号）では、第 34 図のそれぞれ X1b-X1b 線及び X1c-X1c 線の断面図を示す第 35 図および第 36 図に示すように、屈折率がクラッド 802、804 の屈折率より大きく、コア 803 の屈折率以下となるような埋設層 1101 をコア 803 間に設け、この埋設層 1101 の厚さがコア間隔が広がるにしたがって薄くなるような構成を開示している。この構成によれば、スラブ導波路 812 とアレイ導波路 813 との結合部においてコア 803 間の電磁界分布が徐々に変化するため、分岐点での放射損失は低減される。しかしこのような構成は、コアエッチング条件に形状が大きく依存するため素子の作製が難しく、形状にウェハ面内やウェハ間でのばらつきが出やすい等の問題があった。なお、入力導波路 811 と出力導波路 815 との間に、第 1 スラブ導波路 812、アレイ導波路 813、第 2 スラブ導波路 814 が設けられている。下クラッド 802 は基板 801 上に設けられている。

一方、方向性結合器の結合長 L は、特にコア 903 とクラッド 902、904 の比屈折率差 Δ が大きいときに長くなってしまうことが問題である。すなわち、素子の小型化のためには Δ を増加して導波路の最小曲率半径を小さくすることが有効であるが、 Δ の増加により信号光のコア内

への閉じ込めが強くなり、近接導波路への干渉が小さくなるため、所望の分岐比を得るにあたっては結合長 L の増大を招く。近接導波路の間隔（すなわち近接導波路領域912におけるコア903の間隔）を狭くすれば結合長を短尺化できるが、導波路間隔はフォトリソグラフィやエッチング工程での精度によって制限されているため結合長を増大せざるを得なかつた。

本発明は、以上の課題を解決するためになされたものであり、光導波路回路における損失を少なくし、デバイスのより小型化・集積化を可能とすることを目的とする。

10

発明の開示

上記の目的を達成するために本発明に係る光導波路回路は、第1コアと、この第1コアを埋め込むクラッドと、前記第1コアと前記クラッドとの間に設けられ、前記第1コアの少なくとも一部を覆う第2コアとを備え、前記第2コアの屈折率は前記クラッドの屈折率より大きく、前記第2コアと前記クラッドとの境界は滑らかに形成されたことを特徴とする。本発明において、第2コアとクラッドとの境界を滑らかに形成することにより、光導波路の伝搬損失を低減することができる。

本発明に係る光導波路回路において、前記第2コアに覆われる前記第1コアは略矩形の断面を有する場合、前記第2コアは、例えば前記第1コアの上面および側面を覆う。

前記第2コアの厚さは、前記第1コアの厚さの2倍以下とすることができる。

また、クラッドの屈折率より大きい前記第2コアは、前記第1コアとともに光導波路のコアを形成するが、前記第2コアの屈折率は、前記第1コアの屈折率に近い値とすることが望ましく、例えば前記第1コアの

屈折率の 1.01 倍以下とすることができます。

また、本発明に係る光導波路回路は、光信号を少なくとも 1 本の光導波路から複数の光導波路に分岐させ、または前記複数の光導波路から少なくとも 1 本の光導波路に合流させる光導波路回路であって、前記複数の光導波路は、光信号の分岐点または合流点から離れるにしたがって間隔が広がる複数の第 1 コアと、少なくともこれらの第 1 コアを埋め込むクラッドと、前記第 1 コアと前記クラッドとの間に設けられ前記第 1 コアの少なくとも一部を覆うとともに、前記分岐点または合流点近傍の前記第 1 コアの間の間隙に形成された第 2 コアとを備え、前記第 2 コアの屈折率は前記クラッドの屈折率より大きく、前記第 2 コアと前記クラッドとの境界は滑らかであり、前記第 1 コア間の間隙に形成された前記第 2 コアの膜厚は、前記複数の第 1 コアの間隔が広がるにしたがい薄くなるように形成されていることを特徴とする。

このような光導波路回路は、光信号を複数の導波路に分岐する分岐回路あるいは複数の導波路が合流する合流回路として用いることができる。このような光導波路回路は、例えば Y 分岐型回路として構成することができる。

本発明においては、前記分岐点または合流点近傍の前記第 1 コアの間の間隙にその膜厚が前記複数の第 1 コアの間隔が広がるにしたがい薄くなる第 2 コアを設けたことによって、分岐点で分岐されるコアの間隔をできるだけ小さくしたのと同等の効果を得ることができ、しかも、クラッドとの境界は滑らかに形成されているので、分岐点における放射損失および光導波路における伝送損失を低減することができる。

本発明に係る光導波路回路は、例えば、少なくとも 1 本の入力導波路を接続した第 1 スラブ導波路と、少なくとも 1 本の出力導波路を接続した第 2 スラブ導波路と、これら第 1、第 2 スラブ導波路間に光路長差を

設けて形成されたアレイ導波路とを備えた光導波路回路において、前記アレイ導波路は、複数の第1コアと、これらの第1コアを埋め込むクラッドと、前記第1コアと前記クラッドとの間に設けられて前記第1コアの少なくとも一部を覆うとともに、少なくとも前記第1および第2スラブ導波路と前記アレイ導波路との接続部およびその近傍の前記複数の第1コアの間の間隙に形成された第2コアとを備え、前記第2コアの屈折率は前記クラッドの屈折率より大きく、前記第2コアと前記クラッドとの境界は滑らかであり、前記アレイ導波路の第1コア間の間隙に形成された前記第2コアの膜厚は、前記第1コアの間隔が広がるにしたがい薄くなるように形成されていることを特徴とする。
5 10

上述のような第2コアは、第1スラブ導波路中を伝搬して第1コア間の間隙に入射された信号光がクラッドへ放射されてしまうことを防ぎ、損失を低減することができる。

また、本発明に係る光導波路回路は、複数の第1コアが互いに近接した近接導波路を有する光導波路回路において、前記近接導波路は、複数の第1コアと、これらの第1コアを埋め込むクラッドと、前記第1コアと前記クラッドとの間に設けられて前記第1コアの少なくとも一部を覆うとともに前記第1コアの間の間隙に形成された第2コアとを備え、前記第2コアの屈折率は前記クラッドの屈折率より大きく、前記第2コアと前記クラッドとの境界は滑らかに形成されたことを特徴とする。
15 20

このような光導波路回路は、2本の近接導波路を少なくとも備えた結合器として用いることができ、第2コアを設けたことにより、近接導波路の第1コアの間隔は従来と変わらなくても、近接導波路の間隔を狭くしたのと同等の効果を得ることができ、結合器の結合長を短尺化できる。

一方、本発明に係る光導波路回路の製造方法は、コア層を成膜する工程と、前記コア層を選択的にエッチングして第1コアを形成する工程と、
25

前記第1コアの側面および上面に屈折率が前記クラッドの屈折率より大きい材料からなる第2コア層を形成する工程と、前記第2コア層を熱によるリフローによって表面を滑らかに成形し第2コアを形成する工程と、前記第2コア上に前記クラッドを形成する工程とを少なくとも有することを特徴とする。

また、本発明に係る光導波路回路の製造方法は、光信号を少なくとも1本の光導波路から複数の光導波路に分岐させ、または複数の光導波路から少なくとも1本の光導波路に合流させる光導波路回路の製造方法において、コア層を成膜する工程と、前記コア層を選択的にエッチングして光信号の分岐点または合流点から離れるにしたがって間隔が広がる複数の第1コアを形成する工程と、少なくとも前記第1コアの前記分岐点近傍または合流点近傍を含む領域において、前記第1コアの上部および前記複数の第1コア間に屈折率が前記クラッドの屈折率より大きい材料からなる第2コア層を形成する工程と、前記第2コア層を熱によるリフローによって表面を滑らかに成形するとともに、前記複数の第1コアの間隔が広がるにしたがって前記複数の第1コア間の間隙に形成される前記第2コア層の膜厚が薄くなるように成形し第2コアを形成する工程と、前記第2コア上に前記クラッドを形成する工程とを少なくとも有することを特徴とする。

また、本発明に係る光導波路回路の製造方法は、少なくとも1本の入力導波路を接続した第1スラブ導波路と、少なくとも1本の出力導波路を接続した第2スラブ導波路と、これら第1、第2スラブ導波路間に光路長差を設けて形成された複数のコアを有するアレイ導波路とを備えた光導波路回路の製造方法において、コア層を成膜する工程と、前記コア層を選択的にエッチングして前記第1、第2スラブ導波路との接続点から離れるにしたがって間隔が広がる前記複数の第1コアを形成する工程

と、少なくとも前記第1および第2スラブ導波路と前記複数の第1コアとの接続部およびその近傍を含む領域において、前記第1コアの上部および前記複数の第1コア間に屈折率が前記クラッドの屈折率より大きい材料からなる第2コア層を形成する工程と、前記第2コア層を熱によるリフローによって表面を滑らかに成形するとともに、前記複数の第1コアの間隔が広がるにしたがって前記複数の第1コア間の間隙に形成される前記第2コア層の膜厚が薄くなるように成形し第2コアを形成する工程と、前記第2コア上に前記クラッドを形成する工程を少なくとも有することを特徴とする。

また、本発明に係る光導波路回路の製造方法は、複数の第1コアが互いに近接した近接導波路を有する光導波路回路の製造方法において、コア層を成膜する工程と、前記コア層を選択的にエッチングして前記複数の第1コアを形成する工程と、少なくとも前記近接導波路とその近傍を含む領域において、前記第1コアの上部および前記複数の第1コア間に屈折率が前記クラッドの屈折率より大きい材料からなる第2コア層を形成する工程と、前記第2コア層を熱によるリフローによって表面を滑らかに成形し第2コアを形成する工程と、前記第2コア上に前記クラッドを成膜する工程を少なくとも有することを特徴とする。

本発明によりコアとクラッドの境界付近の荒れは平滑化できるため、導波路の伝搬損失を低減することができる。

また、本発明によりコア間隔が広がるにしたがいコア間の等価屈折率が徐々に小さくなるようにでき、しかも従来より滑らかなコア断面形状にできるため、分岐回路や合流回路での分岐点近傍における散乱損失を低減することができる。

さらに、本発明により近接導波路領域における伝搬光のコア間へのしみ出しを大きくできるため、結合器等の結合長を短尺化することができ

る。

また本発明は、Y分岐回路やアレイ導波路格子型光合分波器での損失低減に使用できる。

また本発明による光導波路回路の製造方法は、上記光導波路回路を高5歩留まりで製造できる。

図面の簡単な説明

第1図は本発明の第1の実施の形態に係る光導波路を示す上面図であり、

10 第2図は第1図におけるIb—Ib線方向の断面図であり、

第3図は第1図におけるIc—Ic線方向の断面図であり、

第4図は本発明の第2の実施の形態に係る光導波路回路を示す上面図であり、

第5図は第4図におけるIIb—IIb線方向の断面図であり、

15 第6図は第4図におけるIIc—IIc線方向の断面図であり、

第7図は第4図におけるIId—IId線方向の断面図であり、

第8図は本発明の第3の実施の形態に係る光導波路回路を示す上面図であり、

第9図は第8図におけるIIIb—IIIb線方向の断面図であり、

20 第10図は第8図におけるIIIc—IIIc線方向の断面図であり、

第11図は第8図におけるIIIId—IIIId線方向の断面図であり、

第12図は本発明の第4の実施の形態に係る光導波路回路を示す上面図であり、

第13図は第12図におけるIVb—IVb線方向の断面図であり、

25 第14図は第12図におけるIVc—IVc線方向の断面図であり、

第15図は第12図におけるIVd—IVd線方向の断面図であり、

第16図は本発明の第5の実施の形態に係る光導波路回路を示す上面図であり、

第17図は第16図におけるVb-Vb線方向の断面図であり、

第18図は第17図におけるVc-Vc線方向の断面図であり、

5 第19図は本発明の第6の実施の形態に係る光導波路回路の製造方法を工程順に示す断面図であり、

第20図は本発明の第6の実施の形態に係る光導波路回路の製造方法を工程順に示す断面図であり、

10 第21図は本発明の第6の実施の形態に係る光導波路回路の製造方法を工程順に示す断面図であり、

第22図は本発明の第6の実施の形態に係る光導波路回路の製造方法を工程順に示す断面図であり、

第23図は本発明の第6の実施の形態に係る光導波路回路の製造方法を工程順に示す断面図であり、

15 第24図は本発明の第6の実施の形態に係る光導波路回路の製造方法を工程順に示す断面図であり、

第25図は本発明の第6の実施の形態に係る光導波路回路の製造方法を工程順に示す断面図であり、

20 第26図は本発明の第6の実施の形態に係る光導波路回路の製造方法を工程順に示す断面図であり、

第27図は従来の光導波路回路を示す上面図であり、

第28図は第27図におけるVIIIb-VIIIb線方向の断面図であり、

第29図は従来の光導波路回路を示す上面図であり、

第30図は第29図におけるIXb-IXb線方向の断面図であり、

25 第31図は従来の光導波路回路を示す上面図であり、

第32図は第31図におけるXb-Xb線方向の断面図であり、

第33図は第31図におけるXc-Xc線方向の断面図であり、

第34図は従来の光導波路回路を示す上面図であり、

第35図は第34図におけるXIb-XIb線方向の断面図であり、

第36図は第34図におけるXIc-XIc線方向の断面図である。

5

発明を実施するための最良の形態

以下、図面を参照し、本発明の実施の形態について詳細に説明する。

〔第1の実施の形態〕

第1図、第2図、第3図に本発明の第1の実施の形態に係る光導波路を示す。第1図は上面図、第2図は第1図におけるIb-Ib線方向の断面図、第3図は第1図におけるIc-Ic線方向の断面図である。

この光導波路は、基板101上に形成された下クラッド102と、下クラッド102に形成された略矩形の断面を有する第1コア103と、第1コア103の上面および側面を覆う第2コア104と、第1コア103および第2コア104を埋め込むように下クラッド102上に形成された上クラッド105とから構成される。

第2コア104の表面は滑らかに成形されている。第1クラッド103の表面には形成時に荒れを生じるが、第1コア103と上クラッド105との間に第2コア104を設け、第2コア104の上クラッド105との境界面を第1コア103との境界面より滑らかにすることにより、結果として第1コア103の荒れが平滑化され、コア表面の荒れによる散乱損失が抑えられる。したがって、デバイスを小型化するためにコアとクラッドとの比屈折率差 Δ を大きくしても、これによる散乱損失の増大を抑えられるので、導波路伝搬損失の増大を招くことなく、デバイスの小型化を実現できる。

なお、第2コア104の屈折率は上クラッド105の屈折率より大き

いことが必要である。しかし第2コア104の屈折率が大きすぎると、第2コア104に起因する伝搬定数の変化が大きくなるため、第2コア104の屈折率は第1コア103の屈折率に近い値とすることが望ましく、第1コア103の屈折率の1.01倍以下がよい。

5 第2コア104の膜厚はコア103の上面または側面の荒れの深さ以上あればよい。しかし第2コア104の膜厚が厚すぎると、第2コア104に起因する伝搬定数の変化が大きくなるため、好適にはコア103の厚さの2倍以下がよい。

以下に第1の実施の形態の具体例を示す。基板101としてシリコン基板を用いた。下クラッド102および上クラッド105の材料にはホウ素および燐をドーピングした石英系材料(BPSG)を用い、膜厚はそれぞれ $10 \mu\text{m}$ とし、屈折率はそれぞれ1.450とした。第1コア103の材料には酸窒化シリコン(SiON)を用い、厚さ $3 \mu\text{m}$ 、幅 $3 \mu\text{m}$ とし、屈折率は1.480としてクラッド102、105との比屈折率差 Δ を2%に設定した。第2コア104の材料にはBPSGを用い、膜厚は $0.5 \mu\text{m}$ として、屈折率は第1コア103と同じ1.480を用いた。

第2コア104の表面の平滑化には熱によるリフローを適用した。第2コア104の材料としてBPSGを選んだ理由は、軟化温度が第1コア103よりも低いためである。第2コア104の材料の軟化温度が第1コア103よりも低いことは、リフロー時に第1コア103の形状が崩れることなく第2コア104を平滑化するのに必要な条件である。

以上の構成により、第2コア104がない場合の第1コア103の表面の荒れの深さは約 100 nm あったのに対し、第2コア104の表面の荒れの深さは 10 nm 以下に低減された。この結果、導波路伝搬損失は第2コア104がない場合の 0.2 dB/cm から 0.04 dB/cm

mに低減された。

以上では第2コア104が第1コア103の上面および側面を覆う例を示したが、第2コア104は第1コア103の少なくとも一部を覆つていればよく、第1コア103の上面および側面に加えて下面を覆う構成であってもよい。

[第2の実施の形態]

第4図、第5図、第6図、第7図に本発明の第2の実施の形態に係る光導波路回路を示す。第4図は上面図、第5図は第4図における IIb-IIb線方向の断面図、第6図は第4図における IIc-IIc線方向の断面図、第7図は第4図における IId-IId線方向の断面図である。

この光導波路回路は、光信号を少なくとも1本の光導波路211から複数の光導波路213に分岐させ、または複数の光導波路213から少なくとも1本の光導波路211に合流させる光導波路回路であり、光信号を複数の光導波路213に分岐する分岐回路または複数の光導波路213が合流する合流回路として用いることができる。なお、単波長または波長の異なる複数の光信号の分岐回路または合流回路として用いることができる。

複数の光導波路213は、基板201上に形成された下クラッド202と、光信号の分岐点または合流点であるスラブ導波路212との接続部から離れるにしたがって間隔が広がるように下クラッド202上に形成された複数の第1コア203と、第1コア203の上面および側面を覆うとともに、スラブ導波路212との接続部近傍の隣り合う第1コア203の間の間隙に形成された第2コア204と、第1コア203および第2のコア204を埋め込むように下クラッド202上に形成された上クラッド205とから構成される。

第2コア204の屈折率がクラッド202、205の屈折率より大き

く、第2コア204とクラッド205との境界が滑らかであることは、第1の実施の形態と同じである。

第2コア204はスラブ導波路212の第1コア203Sの上部から光導波路213の第1コア203の上部に渡って形成されている。また5 第1コア203間の間隙に形成された第2コア204の膜厚は、隣り合う第1コア203の間隔が広がるにしたがい薄くなるように形成されている。このように第2コア204を形成することにより、コア間の間隙が0から滑らかに増加する形状を得ることができる。このような構成は第2コア204の成膜後、例えば熱によるリフロー処理によって実現できる。また10 ポリマー樹脂やスピノングラス樹脂等の液体材料をスピノコートによって塗布することによっても実現できる。このような構成により、導波路212、213におけるコア間の等価屈折率は徐々に減少するようになるため、分岐点または合流点で放射はほとんどおこらなくなる。また第34図～第36図に示した光導波路回路の従来例に比べ15 ても、第2コア204が第1コア203、203Sの上部にも形成されており、かつ第2コア204と上クラッド205との境界面が滑らかな曲面形状であるため、偏光に依存する損失の変化（Polarization Dependent Loss: PDL）が小さいという効果も得られる。

以上のように、本実施の形態においては、光信号の分岐点または合流20 点近傍の第1コア203の間の間隙に、その膜厚が隣り合う第1コアの間隔が広がるにしたがい薄くなる第2コア204を設けたことによって、分岐点で分岐されるコアの間隔をできるだけ小さくしたのと同等の効果を得ることができ、しかも、クラッドとの境界は滑らかに形成されているので、分岐点における放射損失および光導波路における伝送損失を低25 減することができる。

以下に第2の実施の形態の具体例を示す。光導波路回路は1入力8出

力型のスター型分岐回路とした。基板材料、導波路各層の材料やサイズ、屈折率等は第1の実施の形態と同じにした。スラブ導波路212との接続点における第1コア203間の間隔は $1 \mu m$ とした。また分岐された第1コア204の間隔はスラブ導波路212との接続点からの伝搬長 $z = 500 \mu m$ で $20 \mu m$ まで広がるようにした。このとき第2コア204の第1コア203間の間隙中央での厚さはスラブ導波路212との接続部での $4 \mu m$ から $z = 500 \mu m$ での $0 \mu m$ まで緩やかに減少するようにした。この結果、全8ch分の出力の合計の過剰損失は、第2コア204がない場合の 1.0 dB から 0.2 dB に低減できた。またPD 10 Lは 0.05 dB 以下と非常に小さかった。

〔第3の実施の形態〕

第8図、第9図、第10図、第11図に本発明の第3の実施の形態に係る光導波路回路を示す。第8図は上面図、第9図は第8図におけるIIIb-IIIb線方向の断面図、第10図は第8図におけるIIIc-IIIc線方向の断面図、第11図は第8図におけるIIId-IIId線方向の断面図である。

この光導波路回路は、第2の実施の形態で特に1入力2出力型回路すなわちY分岐型回路を構成したものである。

以下に第3の実施の形態の具体例を示す。基板材料、導波路各層の材料やサイズ、屈折率等は第1の実施の形態と同じにした。基板301上には下クラッド302が設けられ、下クラッド302上に第1コア303(303A, 303B, 303T)、第2コア304、上クラッド305が設けられる。導波路311はテーパ導波路312を介し、導波路313Aと導波路313Bに分岐する。

25 テーパ導波路312との接続点における導波路313Aの第1コア303Aと導波路313Bの第1コア303Bとの間隔は $1 \mu m$ とした。

第1コア303Tはテーパ導波路312の第1コアを示す。また分岐されたコア303A、303Bの間隔はテーパ導波路312との接続点からの伝搬長 $z = 300 \mu\text{m}$ で $20 \mu\text{m}$ まで広がるようにした。このとき第2コア304の第1コア303間の隙間中央での厚さはテーパ導波路312との接続部での $4 \mu\text{m}$ から $z = 300 \mu\text{m}$ での $0 \mu\text{m}$ まで緩やかに減少するようにした。この結果、2ch分の出力の合計の過剰損失は第2コア304がない場合の0.5dBから0.1dBに低減できた。またPDLは0.05以下と非常に小さかった。

[第4の実施の形態]

第12図、第13図、第14図、第15図に本発明の第4の実施の形態に係る光導波路回路を示す。第12図は上面図、第13図は第12図におけるIVb-IVb線方向の断面図、第14図は第12図におけるIVc-IVc線方向の断面図、第15図は第12図におけるIVd-IVd線方向の断面図である。

この光導波路回路は、第2の実施の形態の光導波路回路をAWGに適用したものであり、少なくとも1本の入力導波路411を接続した第1スラブ導波路412と、少なくとも1本の出力導波路415を接続した第2スラブ導波路414と、これら第1、第2スラブ導波路間に光路長差を設けて形成されたアレイ導波路413とから構成される。

アレイ導波路413は、基板401上に形成された下クラッド402と、下クラッド402上に形成された複数の第1コア403と、第1コア403の上面および側面を覆うとともに、少なくとも第1および第2スラブ導波路412、414とアレイ導波路413との接続部およびその近傍の隣り合う第1コア403の間の隙間に形成された第2コア404と、第1コア403および第2コア404を埋め込むように下クラッド402上に形成された上クラッド405とから構成される。ここで第

2コア404の屈折率はクラッド402、405の屈折率より大きく、第2コア404とクラッド402、405との境界は滑らかであり、第2コア404はスラブ導波路412、414の第1コア403Sの上部からアレイ導波路413の第1コア403の上部に渡って形成され、アレイ導波路413の第1コア403間の間隙に形成された第2コア404の膜厚は、第1コア403の間隔が広がるにしたがい薄くなるように形成されている。第2コア404により、第1スラブ導波路412中を伝搬して第1コア403間の間隙に入射された信号光がクラッド402、405へ放射されてしまうことを防ぎ、損失を低減することができる。

以下に第4の実施の形態の具体例を示す。基板材料、導波路各層の材料やサイズ、屈折率等、スター型分岐回路の各パラメータは全て第2の実施の形態と同じにしてチャンネル間隔100GHz、チャンネル数40のAWGを作製した。この結果、AWG挿入損失は第2コア404がない場合の2.5dBから1.0dBに低減できた。また透過波長帯域1nmにおけるPDLは0.15dB以下と十分小さかった。

〔第5の実施の形態〕

第16図、第17図、第18図に本発明の第5の実施の形態に係る光導波路回路を示す。第16図は上面図、第17図は第16図におけるVb-Vb線方向の断面図、第18図は第16図におけるVc-Vc線方向の断面図である。

この光導波路回路は、複数の第1コア503A、503Bが互いに近接した近接導波路512を有する結合器である。近接導波路512の結合長はLで、結合器は入力導波路511、近接導波路512、出力導波路513A、513Bを備えている。近接導波路512は、基板501上に形成された下クラッド502と、下クラッド502上に互いに平行に形成された複数の第1コア503A、503Bと、第1コア503A、

503Bの少なくとも一部を覆うとともに第1コア503A、503Bの間の間隙に形成された第2コア504と、第1コア503A、503Bおよび第2のコア504を埋め込むように下クラッド502上に形成された上クラッド505とから構成される。

5 第2コア504について更に説明する。第2コア504は、近接導波路512の形成領域およびその近傍には形成される。第2コア504は第1コア503A、503Bの上面および側面を埋め込むように形成される。特に第1コア503A、503B間の間隔の狭い近接導波路領域512の形成領域では両第1コア間の間隙は第2コア504で十分に埋め込まれている。第1コア503A、503B間の間隙中の第2コア504の膜厚は、近接導波路512の形成領域から離れ両第1コア間の間隔が広がるにしたがって薄くなるように形成される。なお第2コア504の膜厚は、近接導波路512の形成領域において、第1コア間の間隙を十分に埋め込むことができる程度でよい。第2コア504の屈折率は上クラッド505の屈折率より大きく、第1コア503A、503Bの屈折率程度以下であることが望ましい。第2コア504と上クラッド505との境界は滑らかに形成される。

第2コア504を設けたことにより、近接導波路512の形成領域における第1コア503A、503B間隙中の等価屈折率を、十分に第1コア間の間隔が離れた領域に比べて大きくでき、等価的に Δ を小さくしたことになる。したがって第1コア503A、503Bからの信号光のしみ出しを大きくできる。その結果、近接導波路512の第1コア503A、503Bの間隔は従来と変わらなくても、近接導波路512の間隔を狭くしたのと同等の効果を得ることができ、結合器の結合長Lを短尺化できる。

以下に第5の実施の形態の具体例を示す。基板501としてシリコン

基板を用いた。下クラッド 502 および上クラッド 505 の材料には B PSG を用い、膜厚はそれぞれ $7 \mu\text{m}$ とし、屈折率はそれぞれ 1.450 とした。第 1 コア 503A、503B の材料には SiON を用い、それぞれ厚さ $2 \mu\text{m}$ 、幅 $2 \mu\text{m}$ とし、屈折率は 1.526 としてクラッド 502、505 との比屈折率差 Δ を 5% に設定した。第 2 コア 504 の材料には B PSG を用い、膜厚は $0.4 \mu\text{m}$ として、屈折率は 1.511 を用いた。第 2 コア 504 の表面の平滑化には熱によるリフローを適用した。近接導波路 512 の形成領域におけるコア 503A、503B 間の間隔は $2 \mu\text{m}$ とした。この結果、入力導波路 511 から入力された信号光を出力導波路 513A、513B に 2 分割して出力させるのに必要な結合長 L は、第 2 コア 504 がない場合の $1500 \mu\text{m}$ からに $200 \mu\text{m}$ に短尺化された。

〔第 6 の実施の形態〕

第 19 図～第 22 図および第 23 図～第 26 図は本発明の第 6 の実施の形態に係る光導波路回路の製造方法を示す製造工程図である。基板 601、701 上に下クラッド 602、702 および第 1 コア層を成膜し、フォトリソグラフィおよびリアクティブイオンエッティングによって第 1 コア層を選択的にエッティングして第 1 コア 603、703 を形成した後、少なくとも第 1 コア 603、703 の上面および側面を覆うように下クラッド 602、702 上に第 2 コア層 604A、704A を成膜する（第 19 図、第 23 図）。

次に熱によるリフロー処理によって第 2 コア層 604A、704A の表面を滑らかに成形し、第 2 コア 604B、704B を形成する（第 20 図、第 24 図）。この際、隣接する第 1 コア 603、703 の間隔によって第 1 コア間の間隙中の第 2 コア 604B、704B の膜厚が所望の形状に変化するように、リフロー処理温度や時間を調整する。すなわち

第2コア604B、704Bの膜厚は第1コア間隔が狭いところでは厚く、広いところでは薄く、しかもそれらが滑らかにつながるように成形する。

この後、必要に応じて、第1コア603、703から十分に離れた領域の第2コア604B、704Bをエッティングにより除去して、第2コア層604C、704Cを形成する(第21図、第25図)。

最後に第1コア603、703および第2コア604C、704Cを埋め込むように、下クラッド602、702上に上クラッド605、705を成膜し、光導波路回路が完成する(第22図、第26図)。

なお、第2コア層604、704の材料には、クラッド602、605、702、705の屈折率より大きい材料が用いられる。

本発明者の実験によれば、例えば第1コア603、703の厚さが1～8μmの範囲で、第1コア間の最小間隔を1μmとした場合、第2コア層604A、704AとしてBPSGを成膜し、窒素または酸素またはヘリウムガス雰囲気中でリフロー処理温度を850℃から1200℃の間、リフロー処理時間を1時間から5時間の間にとれば、第2コア604B、704Bとして良好な形状を得ることができた。

上下クラッド602、605、702、705、第1コア603、703および第2コア層604A、704Aの成膜には化学気相堆積(CVD)法、火炎堆積(FHD)法、スペッタリング法等が適用できる。

本実施の形態の製造方法により、第1～第5の実施の形態に記載した材料およびパラメータで光導波路および光導波路回路を作製した。この製造方法を用いれば、第1～第5の実施の形態における第2コアを一般的な技術として確立された成膜工程とリフロー処理工程のみで形成できるため、ウェハ面内やウェハ間での特性のばらつきは少なく高歩留まりで、低損失導波路、あるいは低損失かつPDLの小さい分岐・合流回路

やAWG、あるいは結合長の短い結合器を作製できる。

産業上の利用可能性

以上のように、本発明は、光通信などに用いられる光導波回路に関し、

5 分岐回路や合流回路、結合器等に有用である。

請求の範囲

1. 第1コアと、この第1コアを埋め込むクラッドと、前記第1コアと前記クラッドとの間に設けられ、前記第1コアの少なくとも一部を覆う第2コアとを備え、
前記第2コアの屈折率は前記クラッドの屈折率より大きく、
前記第2コアと前記クラッドとの境界は滑らかに形成されたことを特徴とする光導波路回路。
10 2. 光信号を少なくとも1本の光導波路から複数の光導波路に分岐させ、または前記複数の光導波路から少なくとも1本の光導波路に合流させる光導波路回路であって、
前記複数の光導波路は、光信号の分岐点または合流点から離れるにしたがって間隔が広がる複数の第1コアと、少なくともこれらの第1コアを埋め込むクラッドと、
15 前記第1コアと前記クラッドとの間に設けられ前記第1コアの少なくとも一部を覆うとともに、前記分岐点または合流点近傍の前記第1コアの間の間隙に形成された第2コアとを備え、
前記第2コアの屈折率は前記クラッドの屈折率より大きく、
20 前記第2コアと前記クラッドとの境界は滑らかであり、
前記第1コア間の間隙に形成された前記第2コアの膜厚は、前記複数の第1コアの間隔が広がるにしたがい薄くなるように形成されていることを特徴とする光導波路回路。
3. 前記光導波路回路は、Y分岐型回路であることを特徴とする請求の範囲第2項に記載の光導波路回路。
25 4. 少なくとも1本の入力導波路を接続した第1スラブ導波路と、少

なくとも1本の出力導波路を接続した第2スラブ導波路と、これら第1、第2スラブ導波路間に光路長差を設けて形成されたアレイ導波路とを備えた光導波路回路において、

前記アレイ導波路は、

5 複数の第1コアと、これらの第1コアを埋め込むクラッドと、前記第1コアと前記クラッドとの間に設けられて前記第1コアの少なくとも一部を覆うとともに、少なくとも前記第1および第2スラブ導波路と前記アレイ導波路との接続部およびその近傍の前記複数の第1コアの間の間隙に形成された第2コアとを備え、

10 前記第2コアの屈折率は前記クラッドの屈折率より大きく、

前記第2コアと前記クラッドとの境界は滑らかであり、

前記アレイ導波路の第1コア間の間隙に形成された前記第2コアの膜厚は、前記第1コアの間隔が広がるにしたがい薄くなるように形成されていることを特徴とする光導波路回路。

15 5. 複数の第1コアが互いに近接した近接導波路を有する光導波路回路において、

前記近接導波路は、

複数の第1コアと、これらの第1コアを埋め込むクラッドと、前記第1コアと前記クラッドとの間に設けられて前記第1コアの少なくとも一部を覆うとともに前記第1コアの間の間隙に形成された第2コアを備え、

前記第2コアの屈折率は前記クラッドの屈折率より大きく、

前記第2コアと前記クラッドとの境界は滑らかに形成されたことを特徴とする光導波路回路。

6. 前記第2コアに覆われる前記第1コアは略矩形の断面を有し、

25 前記第2コアは、前記第1コアの上面および側面を覆うことを特徴とする請求の範囲第1項に記載の光導波路回路。

7. 前記第2コアに覆われる前記第1コアは略矩形の断面を有し、

前記第2コアは、前記第1コアの上面および側面を覆うことを特徴とする請求の範囲第2項に記載の光導波路回路。

8. 前記第2コアに覆われる前記第1コアは略矩形の断面を有し、

5 前記第2コアは、前記第1コアの上面および側面を覆うことを特徴とする請求の範囲第4項に記載の光導波路回路。

9. 前記第2コアに覆われる前記第1コアは略矩形の断面を有し、

前記第2コアは、前記第1コアの上面および側面を覆うことを特徴とする請求の範囲第5項に記載の光導波路回路。

10 10. 前記第1コアの少なくとも一部を覆う前記第2コアの厚さは、前記第1コアの厚さの2倍以下であることを特徴とする請求の範囲第1項に記載の光導波路回路。

11 11. 前記第1コアの少なくとも一部を覆う前記第2コアの厚さは、前記第1コアの厚さの2倍以下であることを特徴とする請求の範囲第2項に記載の光導波路回路。

12 12. 前記第1コアの少なくとも一部を覆う前記第2コアの厚さは、前記第1コアの厚さの2倍以下であることを特徴とする請求の範囲第4項に記載の光導波路回路。

13 13. 前記第1コアの少なくとも一部を覆う前記第2コアの厚さは、前記第1コアの厚さの2倍以下であることを特徴とする請求の範囲第5項に記載の光導波路回路。

14 14. 前記第2コアの屈折率は前記第1コアの屈折率の1.01倍以下であることを特徴とする請求の範囲第1項に記載の光導波路回路。

15 15. 前記第2コアの屈折率は前記第1コアの屈折率の1.01倍以下であることを特徴とする請求の範囲第2項に記載の光導波路回路。

16 16. 前記第2コアの屈折率は前記第1コアの屈折率の1.01倍以

下であることを特徴とする請求の範囲第4項に記載の光導波路回路。

17. 前記第2コアの屈折率は前記第1コアの屈折率の1.01倍以下であることを特徴とする請求の範囲第5項に記載の光導波路回路。

18. コアおよび前記コアを埋め込むクラッドを備えた光導波路回路
5 の製造方法において、

コア層を成膜する工程と、

前記コア層を選択的にエッチングして第1コアを形成する工程と、

前記第1コアの側面および上面に屈折率が前記クラッドの屈折率より
大きい材料からなる第2コア層を形成する工程と、

10 前記第2コア層を熱によるリフローによって表面を滑らかに成形し第
2コアを形成する工程と、

前記第2コア上に前記クラッドを形成する工程とを少なくとも有する
ことを特徴とする光導波路回路の製造方法。

19. 光信号を少なくとも1本の光導波路から複数の光導波路に分岐
15 させ、または複数の光導波路から少なくとも1本の光導波路に合流させ
る光導波路回路の製造方法において、

コア層を成膜する工程と、

前記コア層を選択的にエッチングして光信号の分岐点または合流点か
ら離れるにしたがって間隔が広がる複数の第1コアを形成する工程と、

20 少なくとも前記第1コアの前記分岐点近傍または合流点近傍を含む領
域において、前記第1コアの上部および前記複数の第1コア間に屈折率
が前記クラッドの屈折率より大きい材料からなる第2コア層を形成する
工程と、

前記第2コア層を熱によるリフローによって表面を滑らかに成形する
25 とともに、前記複数の第1コアの間隔が広がるにしたがって前記複数の
第1コア間の間隙に形成される前記第2コア層の膜厚が薄くなるように

成形し第2コアを形成する工程と、

前記第2コア上に前記クラッドを形成する工程とを少なくとも有することを特徴とする光導波路回路の製造方法。

20. 少なくとも1本の入力導波路を接続した第1スラブ導波路と、

5 少なくとも1本の出力導波路を接続した第2スラブ導波路と、これら第1、第2スラブ導波路間に光路長差を設けて形成された複数のコアを有するアレイ導波路とを備えた光導波路回路の製造方法において、

コア層を成膜する工程と、

前記コア層を選択的にエッチングして前記第1、第2スラブ導波路との接続点から離れるにしたがって間隔が広がる前記複数の第1コアを形成する工程と、

少なくとも前記第1および第2スラブ導波路と前記複数の第1コアとの接続部およびその近傍を含む領域において、前記第1コアの上部および前記複数の第1コア間に屈折率が前記クラッドの屈折率より大きい材15 料からなる第2コア層を形成する工程と、

前記第2コア層を熱によるリフローによって表面を滑らかに成形するとともに、前記複数の第1コアの間隔が広がるにしたがって前記複数の第1コア間の間隙に形成される前記第2コア層の膜厚が薄くなるように成形し第2コアを形成する工程と、

20 前記第2コア上に前記クラッドを形成する工程を少なくとも有することを特徴とする光導波路回路の製造方法。

21. 複数の第1コアが互いに近接した近接導波路を有する光導波路回路の製造方法において、

コア層を成膜する工程と、

25 前記コア層を選択的にエッチングして前記複数の第1コアを形成する工程と、

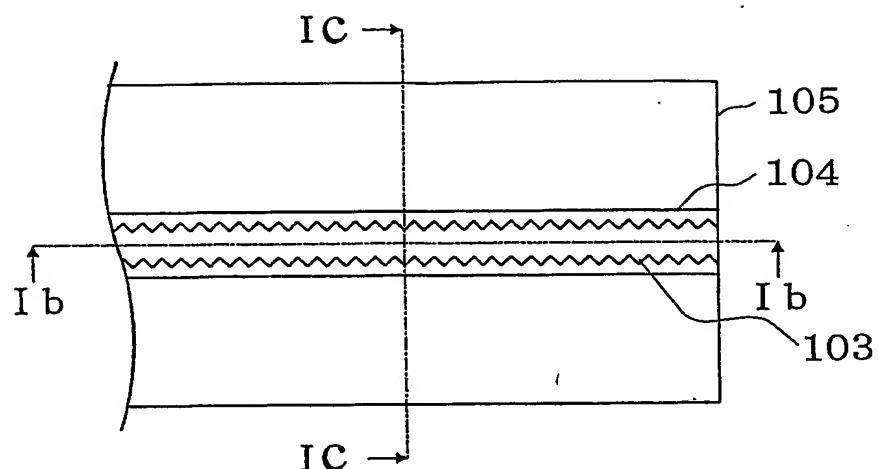
少なくとも前記近接導波路とその近傍を含む領域において、前記第1コアの上部および前記複数の第1コア間に屈折率が前記クラッドの屈折率より大きい材料からなる第2コア層を形成する工程と、

前記第2コア層を熱によるリフローによって表面を滑らかに成形し第5 2コアを形成する工程と、

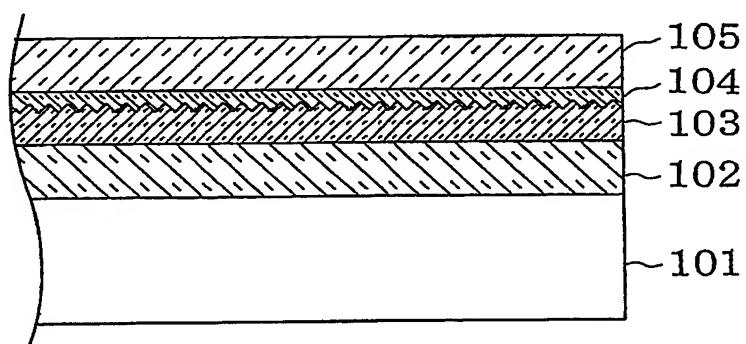
前記第2コア上に前記クラッドを成膜する工程を少なくとも有することを特徴とする光導波路回路の製造方法。

1/13

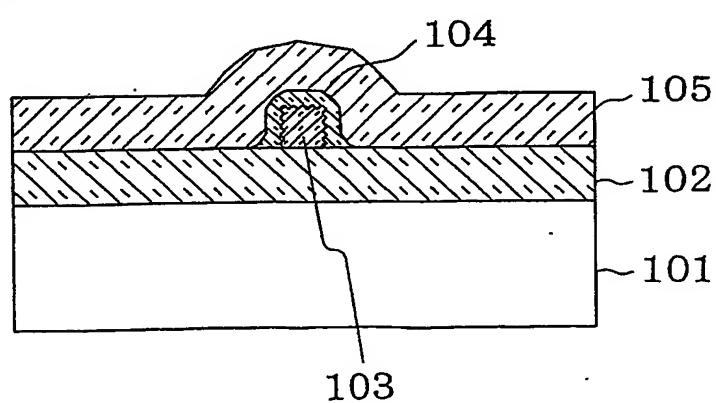
第1図



第2図

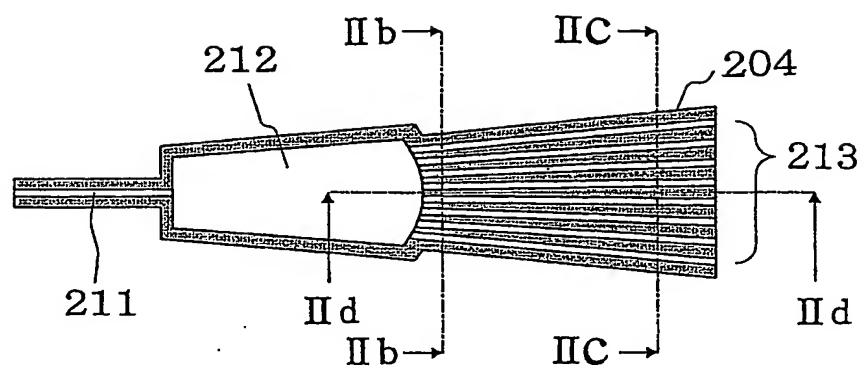


第3図

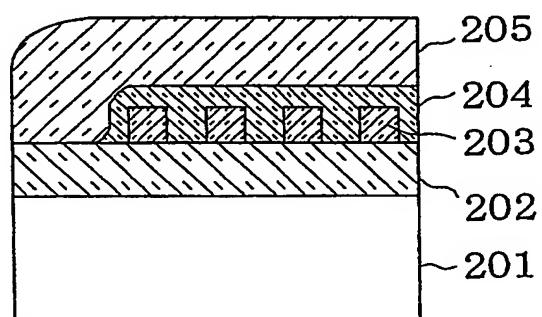


2/13

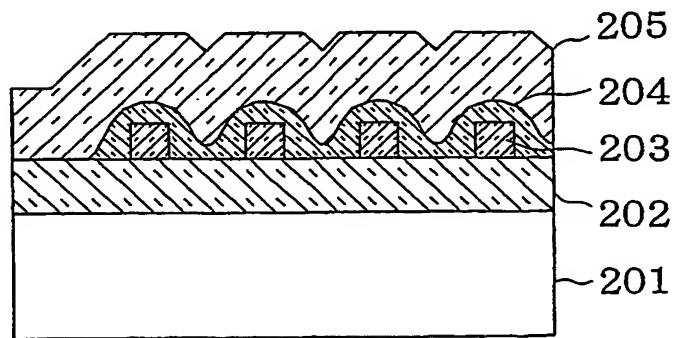
第 4 図



第 5 図

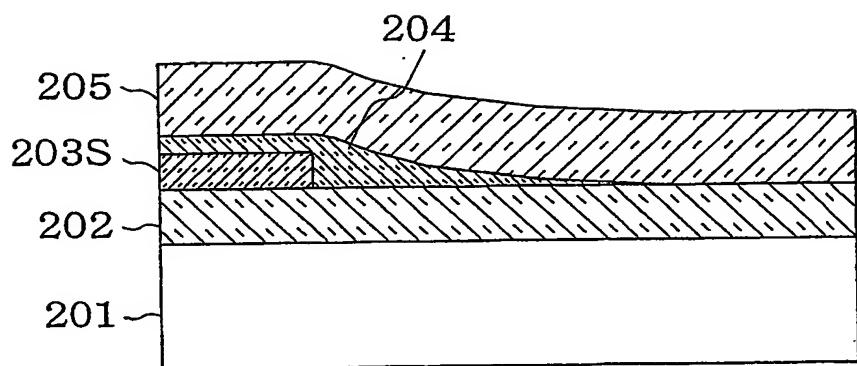


第 6 図

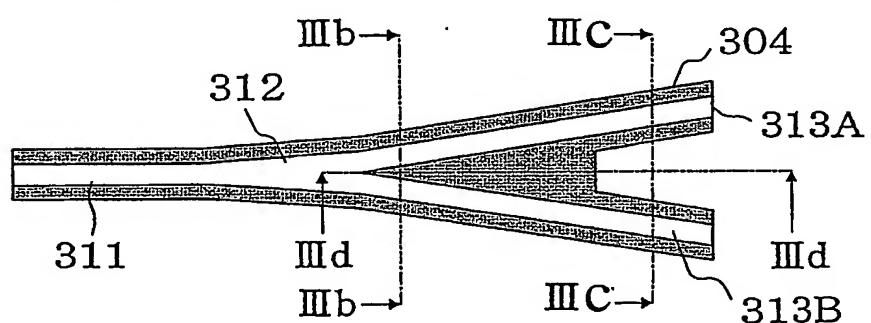


3/13

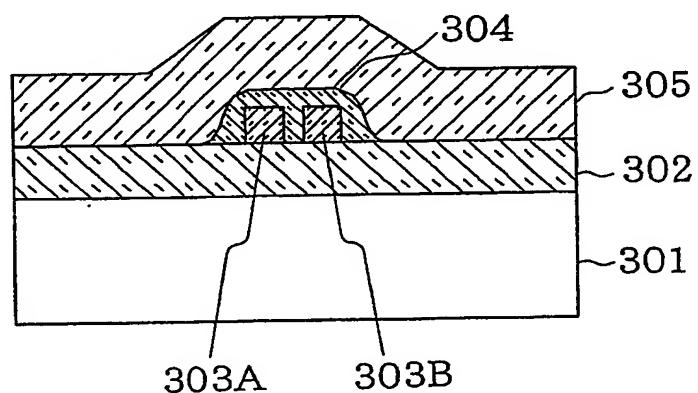
第 7 図



第 8 図

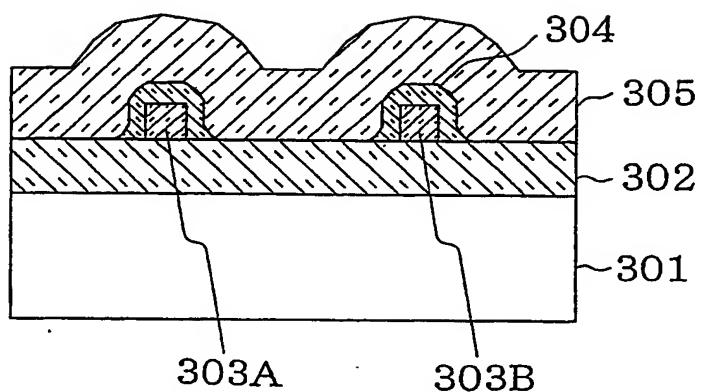


第 9 図

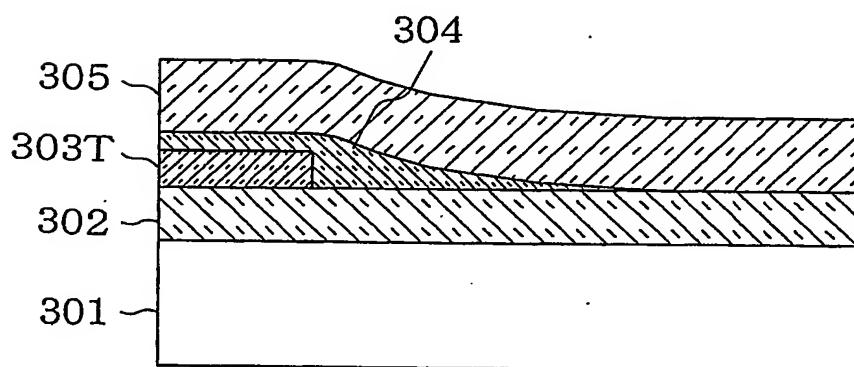


4/13

第 1 0 図

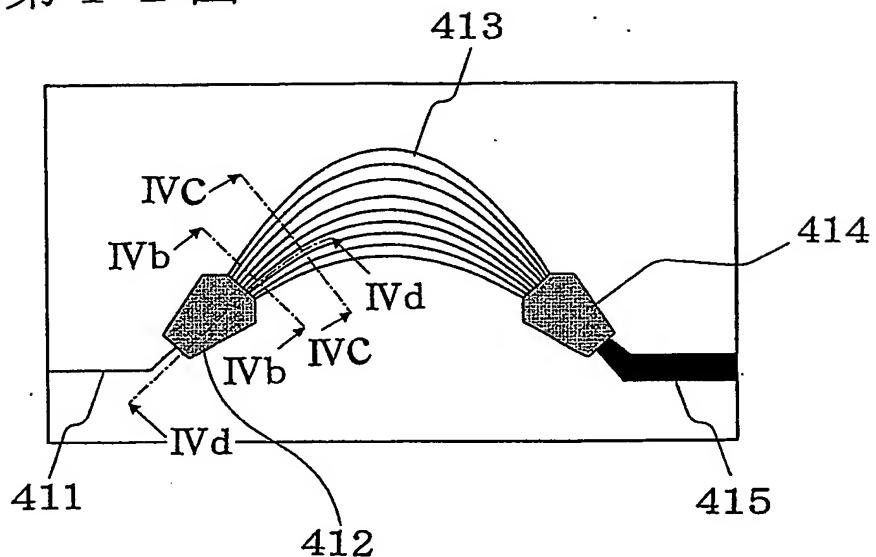


第 1 1 図

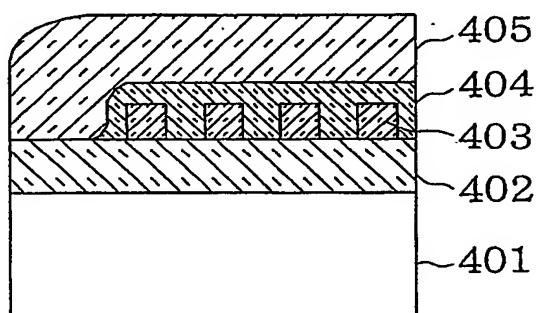


5/13

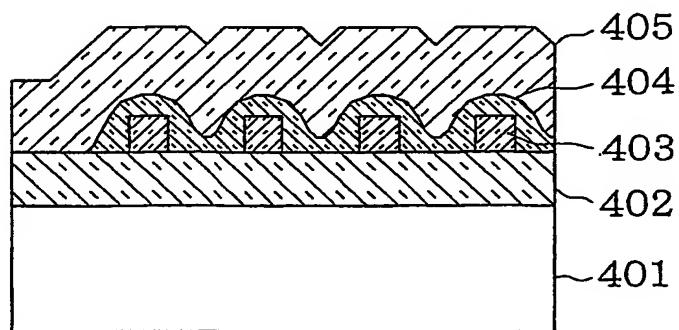
第12図



第13図

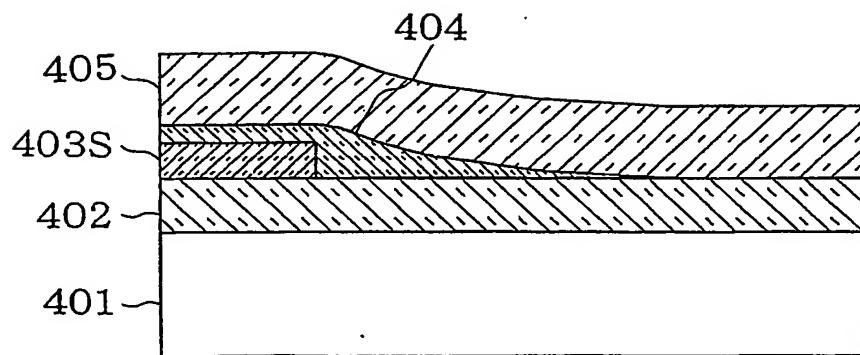


第14図

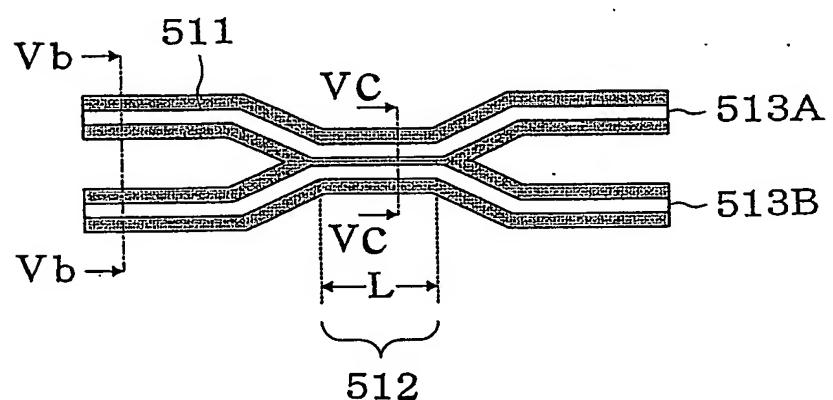


6/13

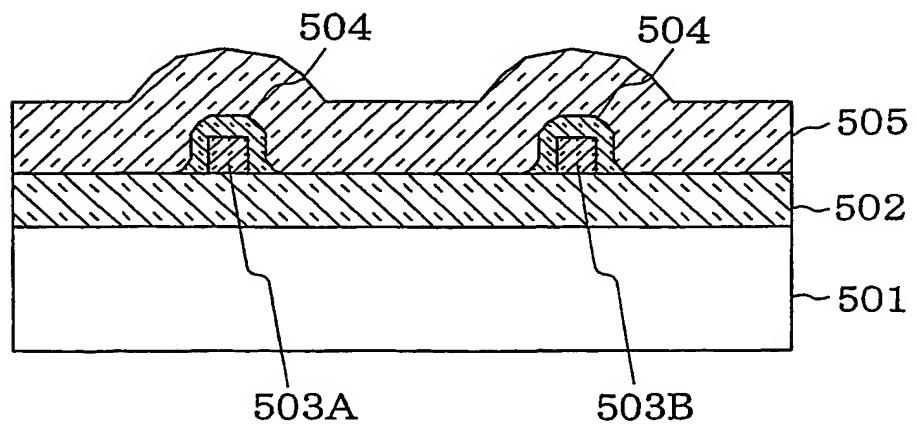
第15図



第16図

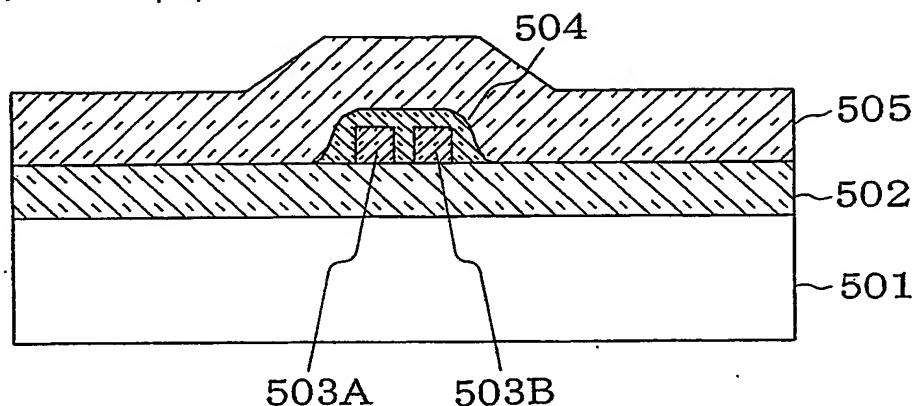


第17図

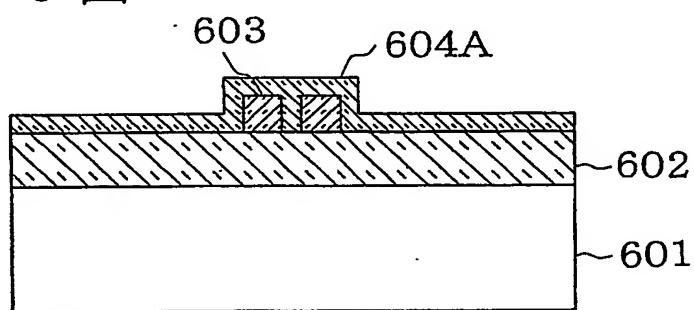


7/13

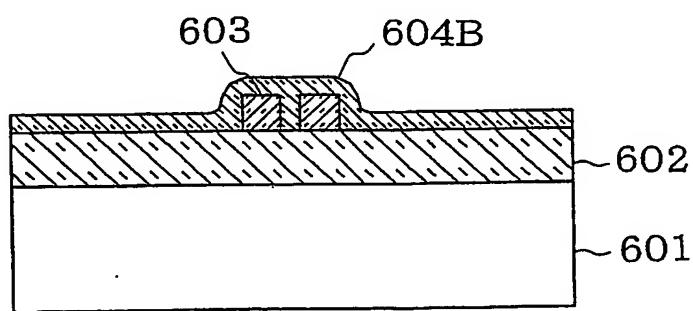
第 1 8 図



第 1 9 図

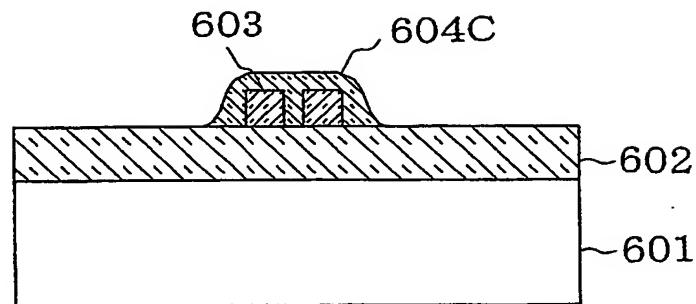


第 2 0 図

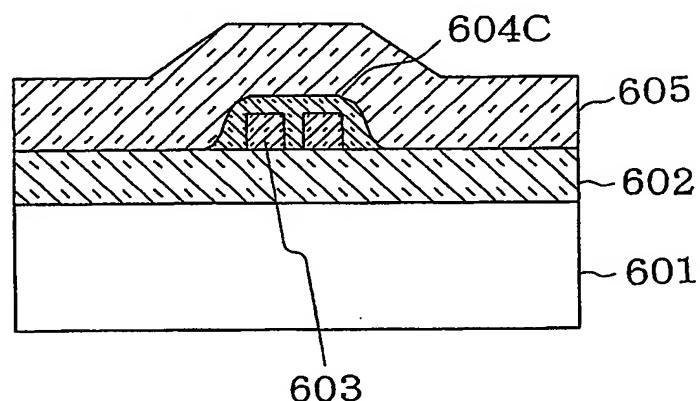


8/13

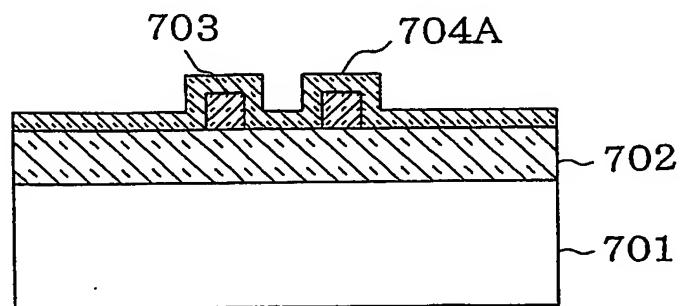
第 2 1 図



第 2 2 図

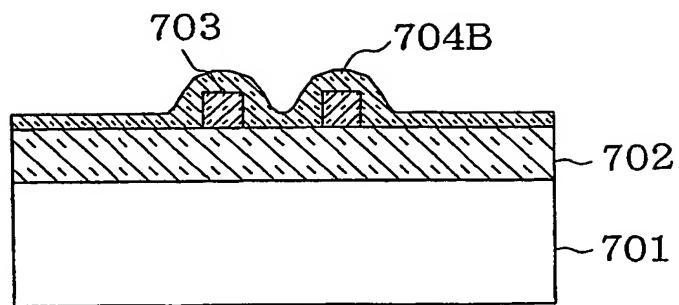


第 2 3 図

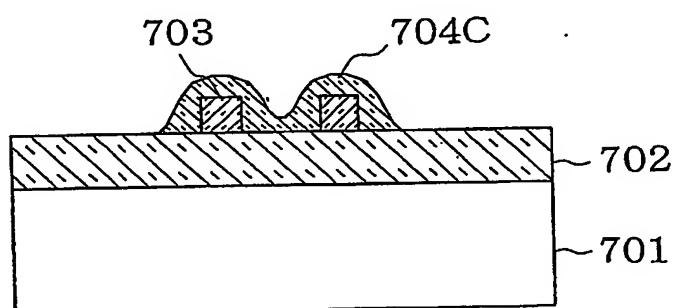


9/13

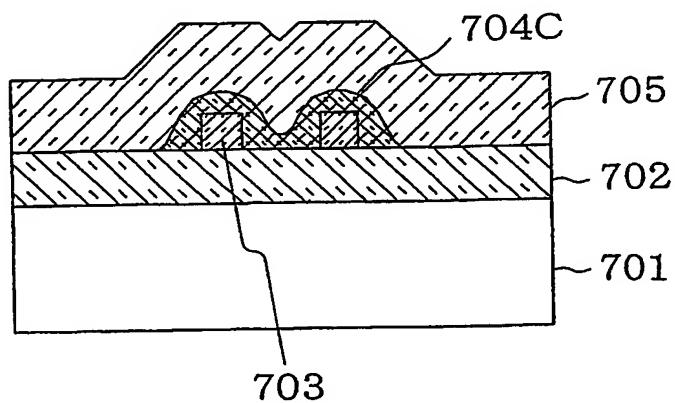
第24図



第25図

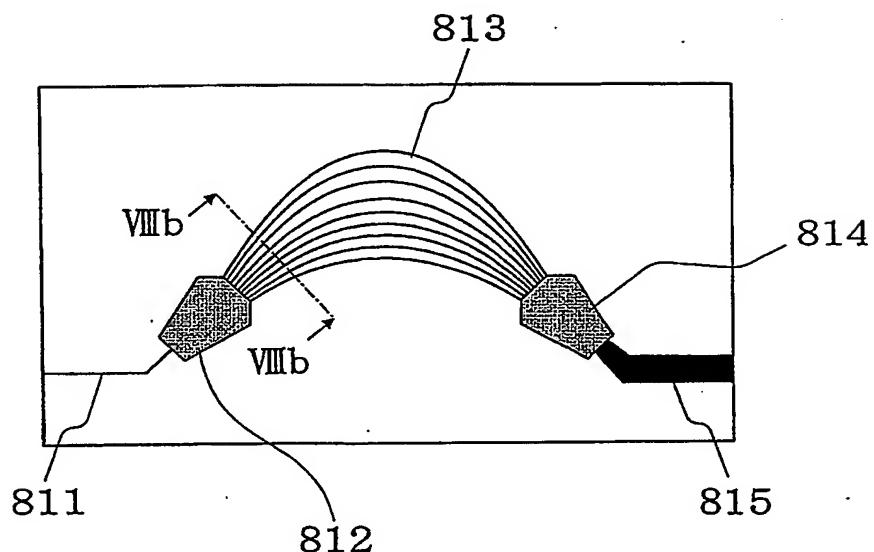


第26図

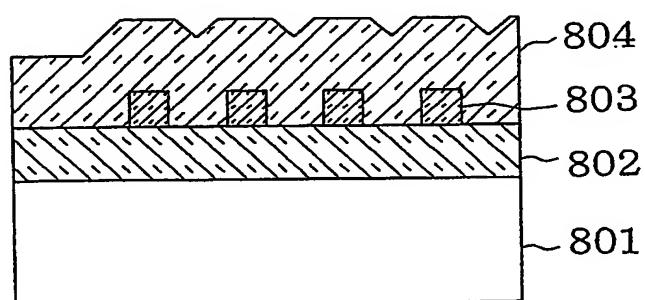


10/13

第27図

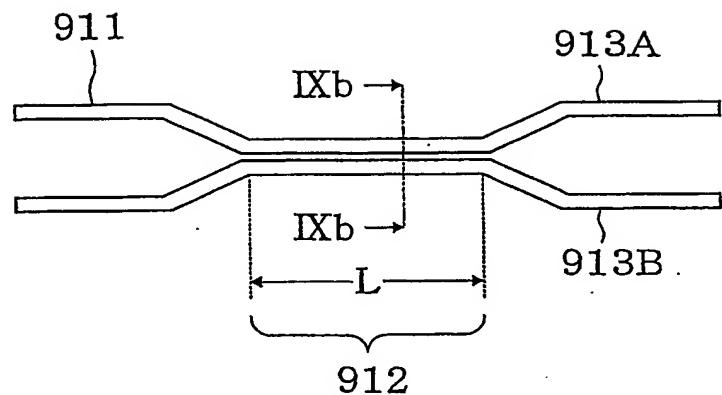


第28図

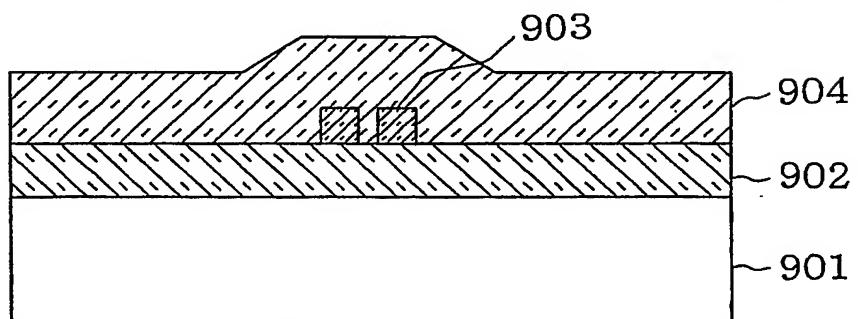


11/13

第 29 図

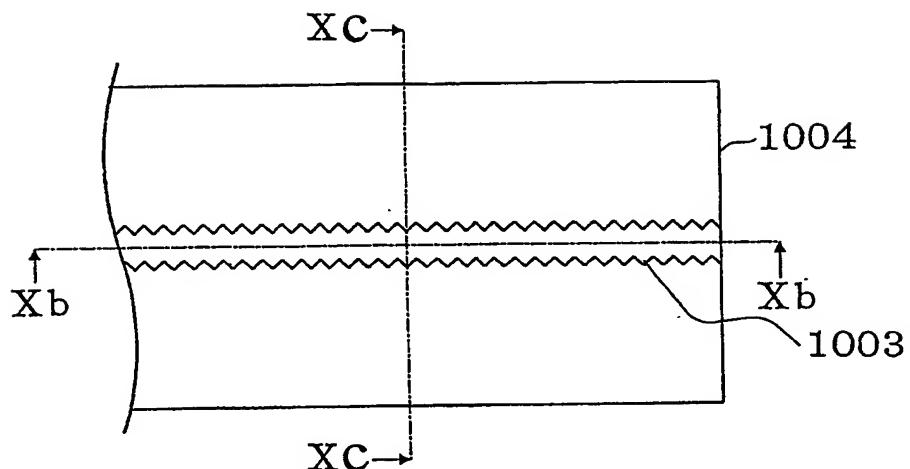


第 30 図

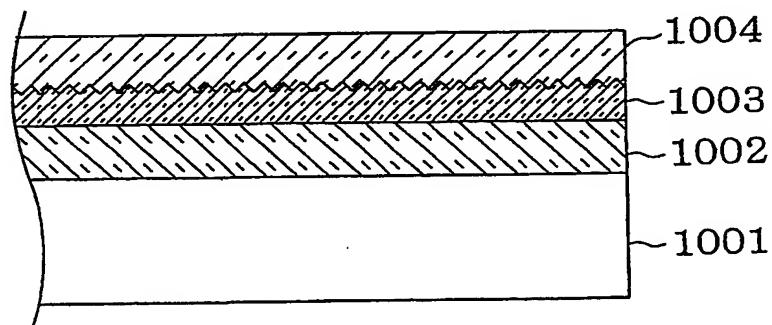


12/13

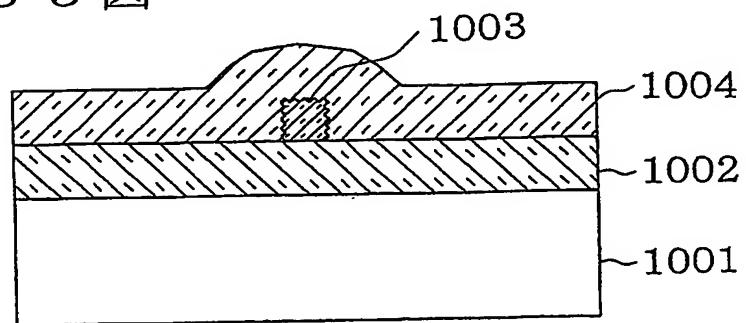
第31図



第32図

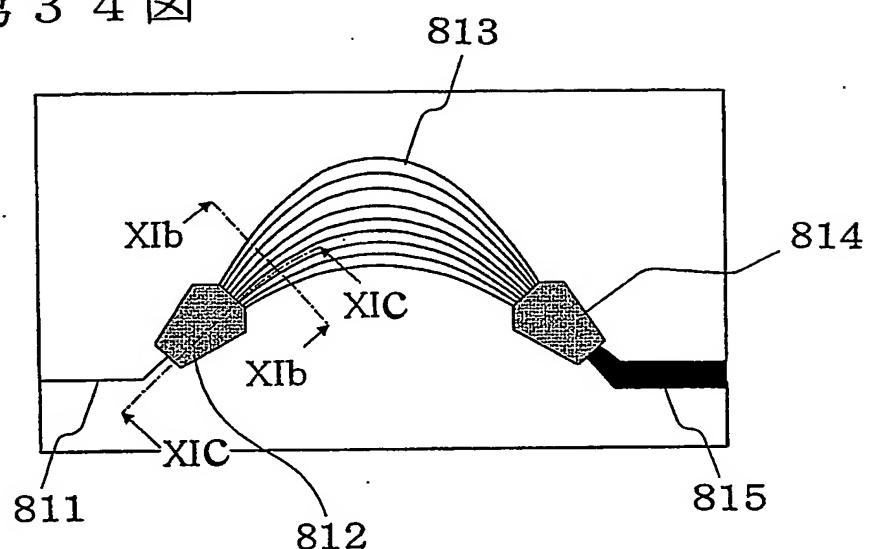


第33図

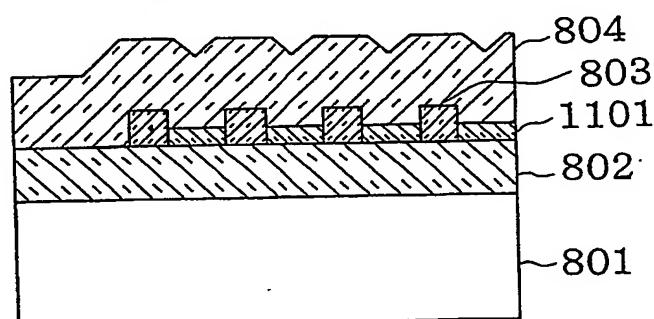


13/13

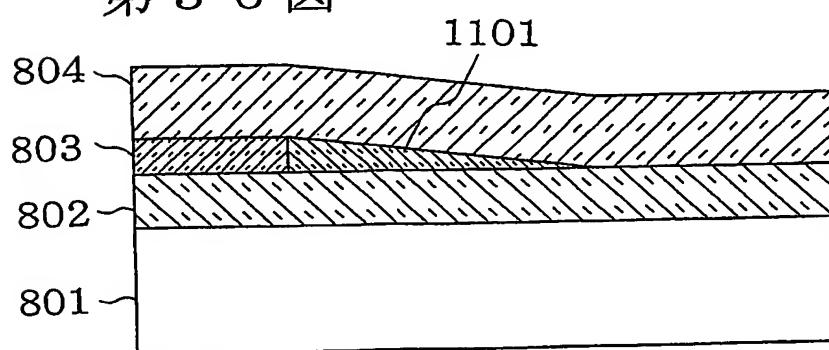
第34図



第35図



第36図



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/07856

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ G02B6/122

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ G02B6/12-6/138

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2003
Kokai Jitsuyo Shinan Koho	1971-2003	Jitsuyo Shinan Toroku Koho	1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 5-188231 A (Sumitomo Electric Industries, Ltd.), 30 July, 1993 (30.07.93), Par. Nos. [0009] to [0028]; Figs. 2 to 4 (Family: none)	1, 6, 10, 14, 18 2-5, 7-9, 11-13, 15-17, 19-21
X	JP 3-158802 A (Hitachi Cable, Ltd.), 08 July, 1991 (08.07.91), Page 3, upper left column to page 5, upper left column, line 7; Figs. 1 to 4 & JP 2621519 B	1, 5-6, 9-10, 13-14, 17 2-4, 7-8, 11-12, 15-16, 21
Y	JP 2000-147283 A (Nippon Telegraph And Telephone Corp.), 26 May, 2000 (26.05.00), Par. No. [0013]; Figs. 1 to 2, 4 (Family: none)	2-4, 19-20

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

document member of the same patent family

Date of the actual completion of the international search
04 August, 2003 (04.08.03)Date of mailing of the international search report
19 August, 2003 (19.08.03)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP03/07856

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2001-74959 A (Sumitomo Electric Industries, Ltd.), 23 March, 2001 (23.03.01), Par. No. [0017]; Fig. 2 (Family: none)	1-21

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl' G02B6/122

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl' G02B6/12-6/138

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公案	1922-1996年
日本国公開実用新案公報	1971-2003年
日本国登録実用新案公報	1994-2003年
日本国実用新案登録公報	1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 5-188231 A (住友電気工業株式会社) 1993.07.30, 【0009】-【0028】，第2-4図 (ファミリーなし)	1, 6, 10, 14, 18 2-5, 7-9, 11-13, 15-17, 19-21
Y		

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
- 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
- 「O」口頭による開示、使用、展示等に言及する文献
- 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

04.08.03

国際調査報告の発送日

19.08.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

門田 かづよ

2K 9512



電話番号 03-3581-1101 内線 6596

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P 3-158802 A (日立電線株式会社) 1991. 07. 08, 第3頁左上欄—第5頁左上欄第7行, 第1—4図 & J P 2621519 B	1, 5-6, 9-10, 13-14, 17
Y		2-4, 7-8, 11-12, 15-16, 21
Y	J P 2000-147283 A (日本電信電話株式会社) 2000. 05. 26, 【0013】，第1—2，4図 (ファミリーなし)	2-4, 19-20
A	J P 2001-74959 A (住友電気工業株式会社) 2001. 03. 23, 【0017】，第2図 (ファミリーなし)	1-21